



Simulate a Better Future

高精度通用 EDA 平台，助力探索未来世界

USP : Universal Simulation Platform

Contents

1. 公司介绍

2. 高精度电路仿真引擎 **TJSPICE**

3. 高速信号完整性解决方案 **SIDesigner**

4. 批量后仿真解决方案 **HobbSim**

5. 电路设计与仿真解决方案 **PowerExpert**

6. 总结

企业文化

使命

精准仿真，赋能未来

愿景

成为受人尊敬的中国工业软件领军企业

核心价值观

坚持持续创新、坚持批判与自我批判、
坚持持续奋斗、坚持追求卓越

产品理念

产品是巨霖人唯一的脊梁和尊严！
通过不断的技术及市场迭代，让巨霖产品
始终处在行业领导者的地位！

服务理念

帮助客户取得可预期的成功
真诚、专业、勤奋、高效

人才理念

求真务实、奋斗进取、
感恩尊重、追求卓越

经营管理理念

以市场为中心、以奋斗者为本！



巨霖
JULIN

知识产权与资质



软著、专利、CMMI 认证.....

USP 平台：高精度通用 EDA 平台，助力探索未知世界



SIDesigner

PowerExpert

HobbSim

EMArtist

RFArtist

Signal Integrity Simulation

Power Signal Integrity Simulation

Low speed SI simulation for PCB layout

IR Drop、EMI/EMC、S parameter extraction for DC & AC

HB、Envelope、LSP simulation for RF/Microwave circuit

SPICE netlist / Python Scripting / C API

TJSPICE

TJSPICE-RF

3D FEM Solver

Contents

1. 公司介绍

2. 高精度电路仿真引擎 **TJSPICE**

3. 高速信号完整性解决方案 **SIDesigner**

4. 批量后仿真解决方案 **HobbSim**

5. 电路设计与仿真解决方案 **PowerExpert**

6. 总结

SPICE 是 EDA 的起源及根基

中国急需一款真正可以对标 HSPICE 及 Spectre 的高品质 TRUE-SPICE 产品
TJSPICE 被标杆客户誉为“亚洲和欧洲最好的 SPICE 引擎”，产品业已成为客户的精度标准！

Verilog-AMS & Compact Modeling

针对模拟电路的行为及复杂的测试输入激励的描述，Verilog-A 是一种理想的语言。TJSPICE 支持 Verilog-AMS LRM 2.40，TJSPICE 可以将晶体管级和 Verilog-A 行为级混合起来使用。

IP verification

TJSPICE 是 IP 验证的理想仿真工具，基于仿真结果，TJSPICE 提供丰富的测量功能。为了更方便的处理大量 TJSPICE 参数扫描，TJSPICE 提供了数据驱动扫描分析以实现参数扫描的自动化扫描功能。

TJSPICE TJSPICE-RF

Signal integrity analysis

TJSPICE 的统计眼图分析可以帮助设计者在一次模拟中准确地模拟误码率，并且在过去需要一百万次瞬态模拟才能达到相同覆盖率的情况下显示浴盆曲线。TJSPICE 的统计眼图分析支持算法建模接口 (AMI)，可以精确模拟 SerDes 及 DDR5 的均衡特性。

Rich RF analysis functions

TJSPICE RF 模块提供了丰富的 HB、S parameter analysis、envelope analysis 等功能可以帮助客户对射频、微波电路进行仿真分析。

Contents

1. 公司介绍
2. 高精度电路仿真引擎 **TJSPICE**
3. 高速信号完整性解决方案 **SIDesigner**
4. 批量后仿真解决方案 **HobbSim**
5. 电路设计与仿真解决方案 **PowerExpert**
6. 总结

基于高精度电路仿真根技术，缔造下一代 SI 仿真签核标准

面向未来的超高速信号完整性解决方案

历经标杆客户业务部门近四年的打磨及大批量使用，通过大量案例证明，TJSPICE& SIDesigner 不仅完美解决了传统的高精度 SI 瞬态仿真问题，并针对上述 2.0 时代无法克服的挑战，让面向未来的超高速 SerDes&DDR5 仿真设计变得可能，真正解决了 5G-5.5G-6G 行业关键性痛点问题，且现已深度嵌入了标杆客户端产品设计开发流程。

ADX 统计眼图功能完备，但无法达到 True-SPICE 级别精度，信号频率高到一定程度之后，现有仪器设备无法测量出高速信号的眼图。从而使得 2.0 时代无法解决日益迫切的高精度高速信号统计眼图仿真挑战。

HSPXXX 是标杆客户传统的 SI 瞬态仿真精度标准，但在统计眼图方面不够优异。

SI 1.0
Golden
SPICE



SI 2.0
国外同类
SI 平台



SI 3.0
(面向 5G-5.5G-6G 时代)
TJSPICE&SIDesigner





Why SIDesigner ?

SIDesigner: 一款 TRUE-SPICE 级别精度的信号完整性仿真平台!
(已成为客户精度标准, 并嵌入其设计流程)

行业痛点:

当信号频率高到一定程度, 现有仪器已经无法测量出信号眼图!

解决方案:

TRUE-SPICE 级别精度的信号完整性仿真方案是唯一可行方案!



1. Golden 级别精度: 标杆客户验证, 产品精度业界领先。
2. 产品易用: 鉴于产品后发优势, 根据业界最新需求, 全面重新定义产品规格书, 产品更加简单、易用。
3. 功能全面: 覆盖国外同类产品的高速信号完整性仿真所有功能。

全方位的模型支持

IBIS4.1/4.2/5.X、巴伦等单端差分变换元件、AMI 模型支持、多端口S参数、宽带spice模型、芯片晶体管模型(CMOS工艺 BSIM模型、StarRC 输出的晶体管寄生参数文件 .spi .spf、子电路文件 ckt inc lib 等)、有损、无损微带/带状线/Cable 模型, 铜皮粗糙度模型(包括且不限于W Element)、NRZ, PAM4, CPHY 信号源、过孔模型、多die合封的器件模型 *.EBD、文件作为激励源。

强大的二次编程功能

Grid 功能可以让客户轻松地进行二次编程。

传统信号完整性仿真

经标杆客户长达四年打磨使用, 产品精度业内全面领先。

高速并行接口

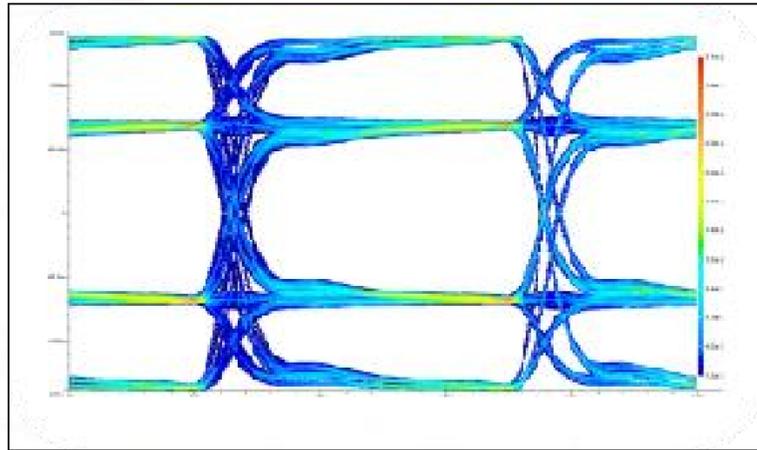
DDR3/4/5、LPDDR3/4/5、eMMC、同步开关噪声 SSN。

高速串行接口

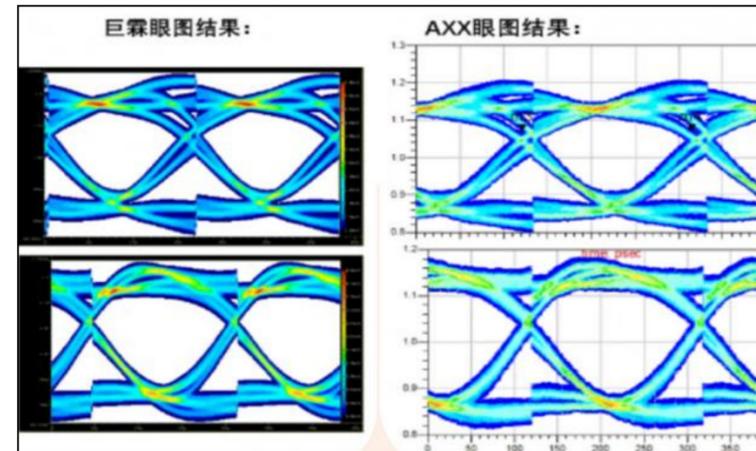
PCIe3/4/5, CXL、MIPI、USB2/3/4、DPHY、CPHY、MPHY、DP/Edp、HDMI、SDSATA。

主要功能 ●

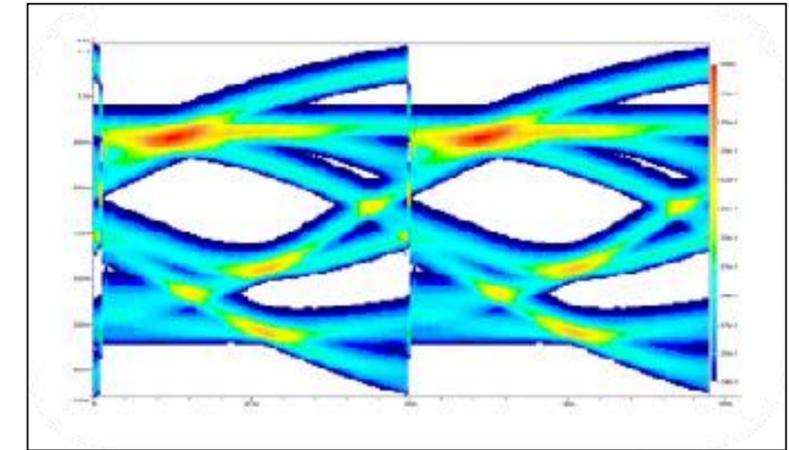
板级仿真



CPhy 统计眼图仿真仿真速率:1Gbps



DDR5 统计眼图仿真 (四阶自适应DFE)



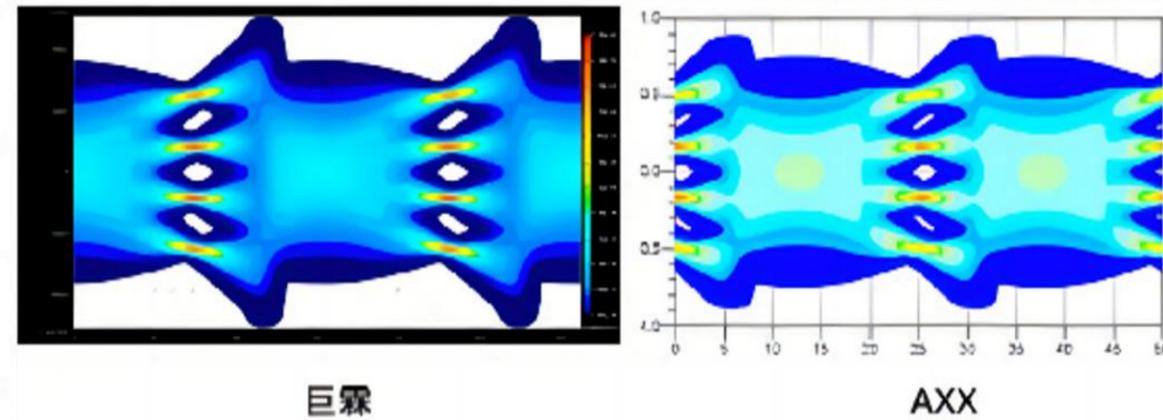
DDR5 统计眼图仿真仿真速率 6.4Gbps

SIDesigner 业界领先的仿真精度

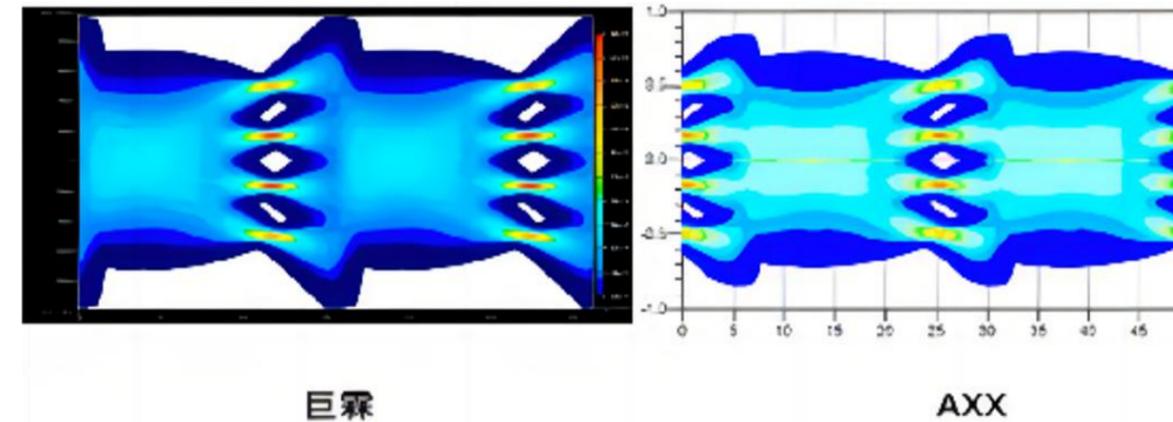
指标	巨霖	AXX	误差1	巨霖	AXX	误差2
中间电平	1.08v	1.04v	3.84%	1.08v	1.04v	3.84%
眼高	198.332mv	204mv	2.77%	212.05mv	220mv	3.61%
眼宽	167.18ps	168ps	0.48%	184.37ps	182ps	1.3%

SIDesigner 仿真精度业界领先: PAM4

统计仿真

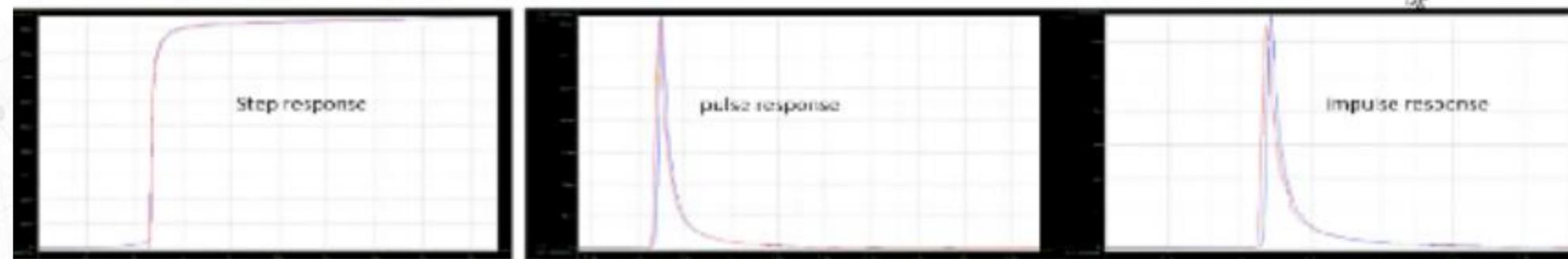


Bit by Bit



瞬态系统响应

(SIDesigner 的瞬态系统响应更加精准)



Step response

0.78%

Pulse response

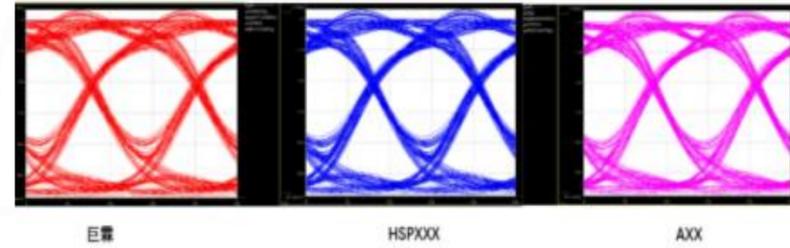
1.67%

Impulse response

4.6%

芯片级封装仿真

SIDesigner 业界领先的仿真精度



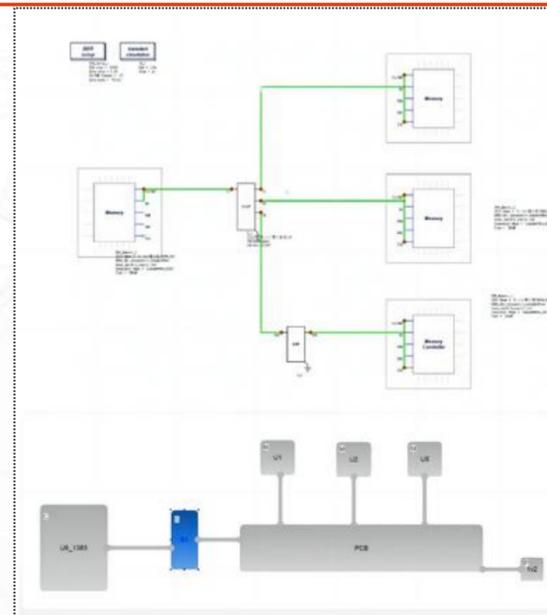
DDR5 统计眼图仿真

眼图的眼高误差

工具	结果
SIDesigner	168.8962mv
HSPXXX	171.3358mv
AXX	181.2415mv

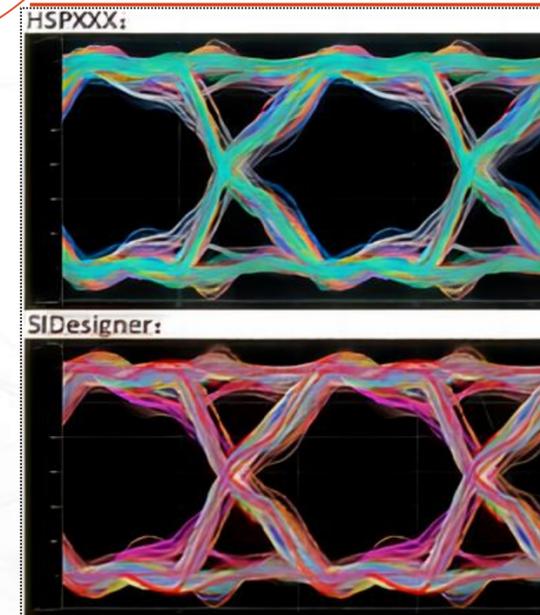
SIDesigner 仿真实例

(头部企业某存储器设计)



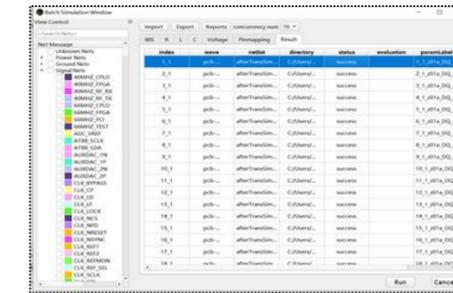
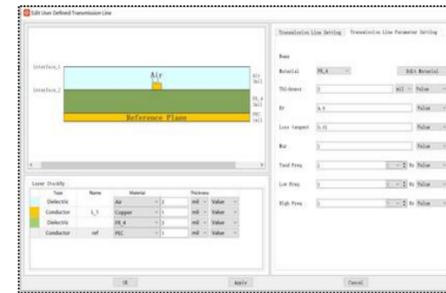
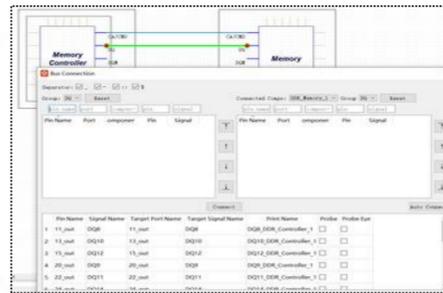
SIDesigner 20组地址信号仿真结果

(与 HSPXXX 最大误差为0.12%)



SIDesigner 优势

功能优势



传输线自由建模：精准+快速

- 精准：覆盖十余种材料，及定义其电磁性质
- 快速：操作便捷

DDR Component：精准+高效

- 精确：经客户案例验证，较HSPXXX误差0.2%
- 高效：ibis批量编辑、bus自动连接...

低速 SI 后仿：精确+高效+易用

- 精确：经客户案例验证，较HyperXXXX误差3%
- 高效：多线并行仿真、sweep、一键生成报告...
- 易用：xlsx批量导入

易用性优势

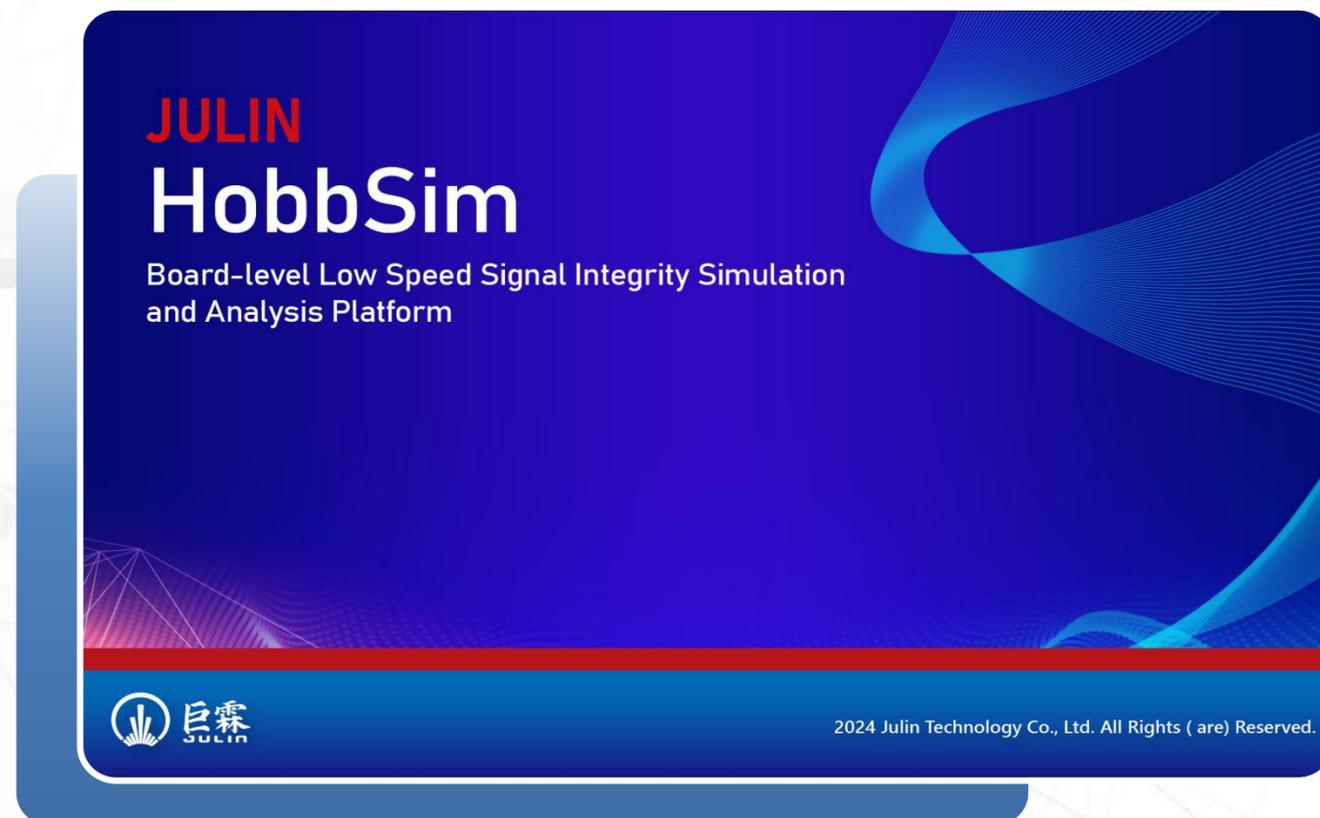
- 贴近用户使用习惯,低成本进行工具切换
- 实现波形显示设置保存和自动刷新功能
- 支持层次化原理设计和总线设计
- 输入 excel 配置表格,全自动完成批量拓扑提取,仿真,输出报告流程
- 大规模节约了工程师的时间,低速SI后仿效率提高10倍以上

Contents

1. 公司介绍
2. 高精度电路仿真引擎 **TJSPICE**
3. 高速信号完整性解决方案 **SIDesigner**
4. 批量后仿真解决方案 **HobbSim**
5. 电路设计与仿真解决方案 **PowerExpert**
6. 总结

HobbSim: 批量后仿真解决方案

已得到 ZTE、VIVO 等客户的仿真结果认可



功能优势

高效的信号批处理功能

- 支持并行（最多16核）仿真多条信号线
- 通过 `xlsx` 表格批量编辑网络模型及激励设置，引脚选焊
- 扫描分析 (corner、RLC)
- 多板级联仿真

灵活的查看和编辑功能

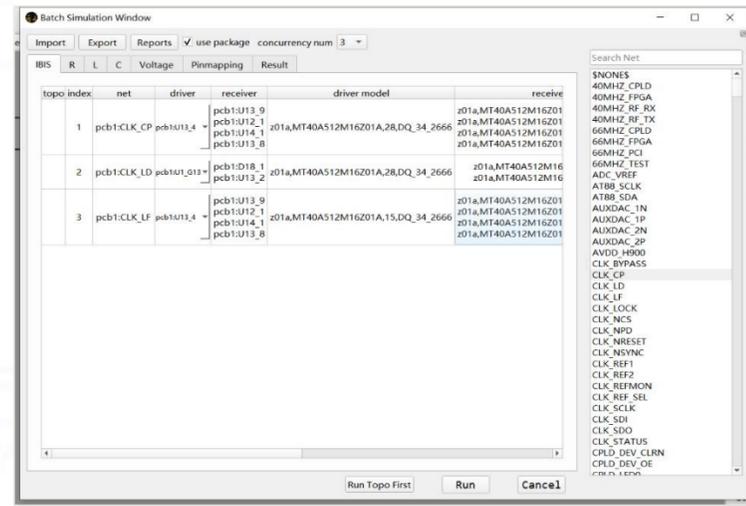
- 支持拓扑图查看和器件修改
- 层叠、拓扑连接、过孔等信息查看和编辑

好地基，精装修

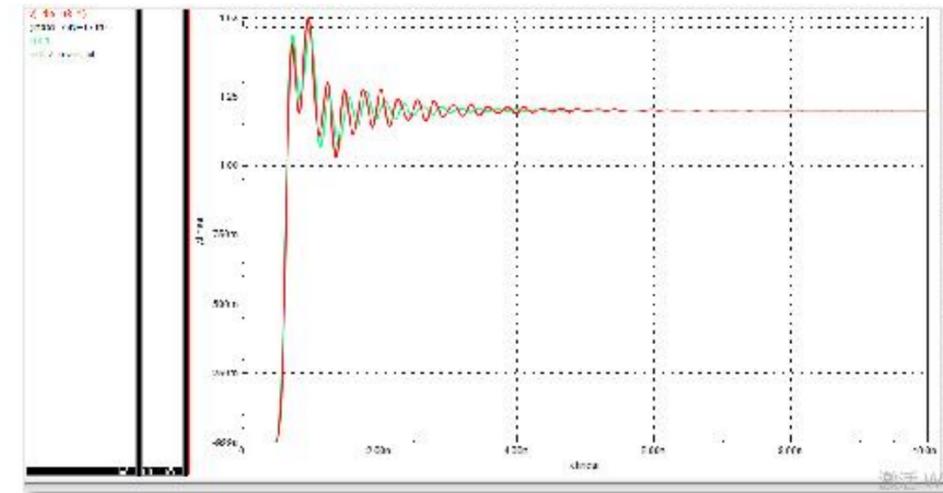
- 精确：经客户案例验证，较 HyperXXXX 误差3%
- 高效：多线并行仿真、sweep、一键生成报告...
- 易用：`xlsx` 批量导入

HobbSim Case

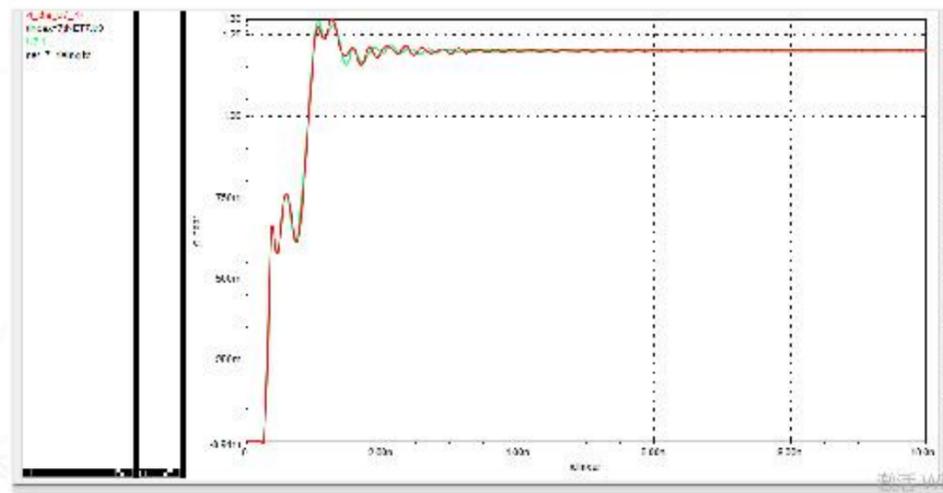
PCB概览界面：包含DDR、PCI等信号传输线



Leading Accuracy

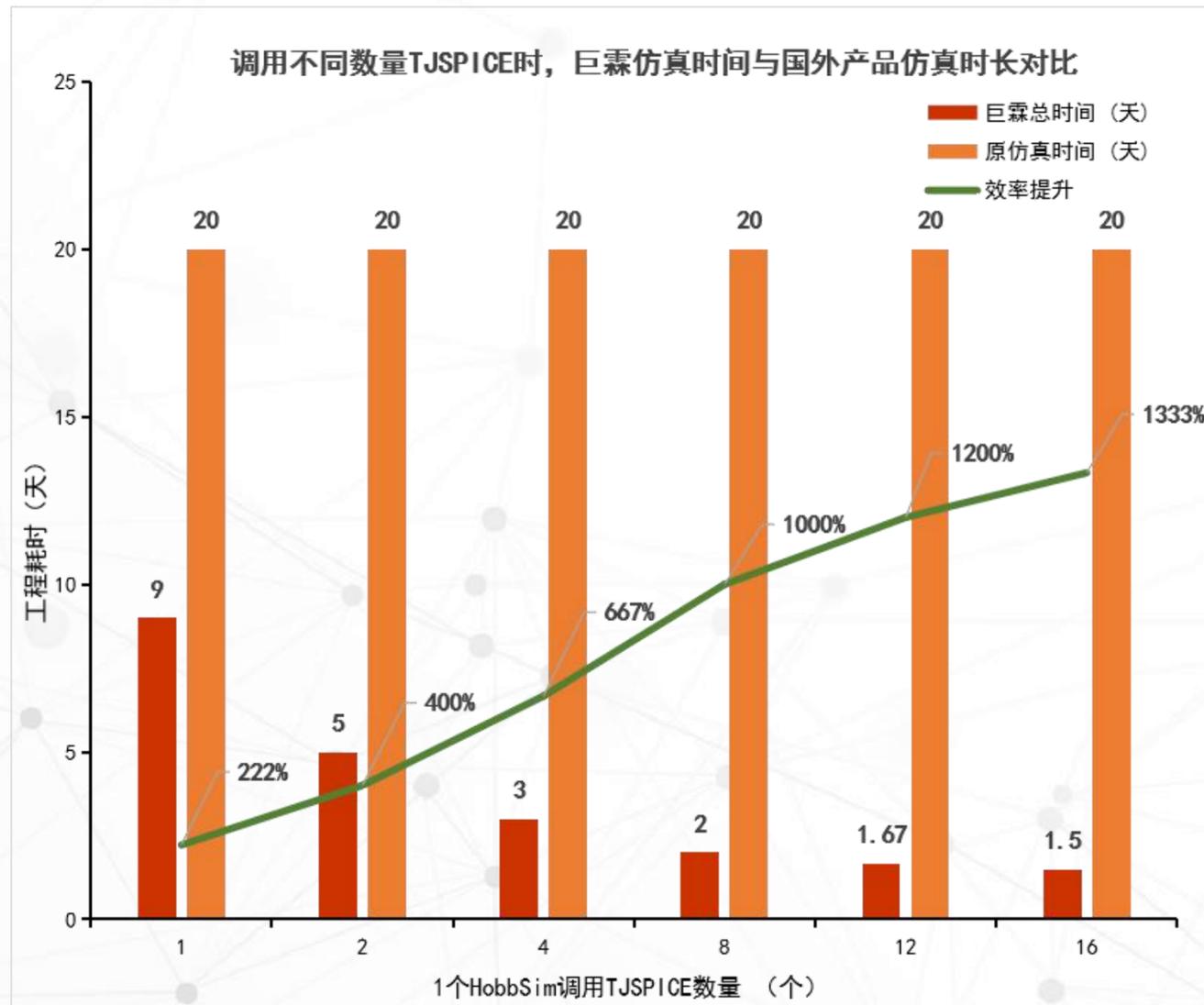


批量仿真设置窗格



HobbSim 可以带来什么？

基本公式：1个TJSPICE \approx 1位仿真工程师



传统的版图后仿验证：

- 线网数量繁多
- 流水操作，时间+人力成本高
- 极易误操作



HobbSim 提供的后仿功能：

- 表格操作，不易出错
- 并行仿真，大幅降低成本
- 解放双手，一次性设置后台运行



正常速度：

- 1个人1套国外同类产品，工作20天完成投板



巨霖速度：

- 1个人1套 HobbSim License 和15套 TJSPICE License，工作1.5天可完成投板

(以上数据均来自于客户业务端投板工程师的实际反馈)

Contents

1. 公司介绍
2. 高精度电路仿真引擎 **TJSPICE**
3. 高速信号完整性解决方案 **SIDesigner**
4. 批量后仿真解决方案 **HobbSim**
5. 电路设计与仿真解决方案 **PowerExpert**
6. 总结

PowerExpert: 满足客户需求的高精度电路仿真方案

基于高精度电路仿真根技术，打造电路仿真一站式解决方案

已得到标杆客户、矽电半导体、金升阳等客户的仿真结果认可并批量使用

 产品目标：以客户需求为中心，锻造业内领先的电路仿真一站式解决方案。

 常见应用场景：模拟和开关电源设计、板级电源仿真、防护滤波电路仿真、常用电源电路仿真等。

功能优势

精准稳定的 模拟电路仿真

- 场景获得客户的精度及收敛性认可

丰富的建模方法

- 利用Verilog-AMS 对模拟及混合信号电路进行器件级、行为级建模
- 利用Verilog针对数字行为级模型进行建模
- 利用C/Python针对其他行为级模型进行建模
- 利用SPICE网表和symbol建模

丰富的仿真类型

- DC/AC/PZ/NOISE 分析
- 瞬态分析
- 失真分析
- 灵敏度分析
- 应力分析
- 电磁联合仿真

丰富的器件类型 (持续丰富中)

- 标准SPICE器件模型
- Laplace变换器件
- 任意源
- Verilog-A
- 晶体管模型 (BSIM3、BSIM4、PSP、Philips MOS9、MOS11)

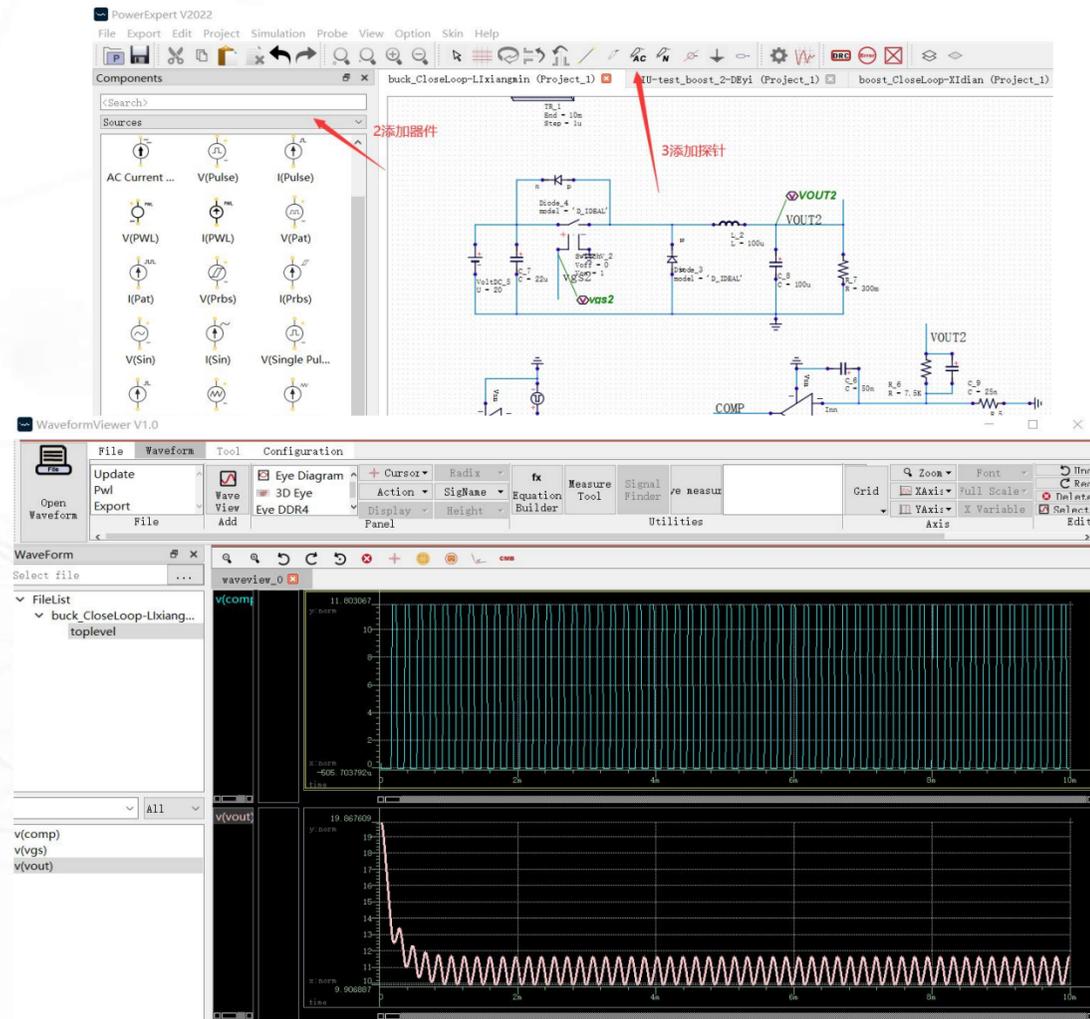
PowerExpert 丰富的 Device Model 助力未来设计

功能类别	子功能类别	详细说明
Device Model (HSPICE 与 TJSPICE 全部都有)	CMOS主流模型 (Berkeley Model)	MOS1、MOS2、MOS3、BSIM3、BSIM4
	Philips Model (NXP Simkit Model)	MOS902、MOS903、MOS1101、MOS1102、MOS1103、PSP
	SOI工艺模型 (Berkeley Model)	BSIM3-SOI、BSIM4-SOI
	FinFET工艺模型 (Berkeley Model)	BSIMCMG、BSIMIMG
	BJT工艺模型 (Berkeley Model)	BJT1、BJT2、BJT3
	BJT工艺模型	VBIC95、VBIC99
	DIODE工艺模型 (Berkeley Model)	Diode1、Diode2、Diode3
	DIODE工艺模型 (NXP Model)	JUNCAP、JUNCAP2
第三代半导体 Device Model (TJSPICE 独有)	SiC工艺模型 (东南大学与巨霖联合开发)	TJSPICE Level=91模型
	GaN工艺模型 (东南大学与巨霖联合开发)	TJSPICE Level=90模型

- 巨霖科技已与东南大学 ASIC 中心达成战略合作协议，双方将在第三代半导体建模领域（GaN、SiC）进行广泛而深入的合作，双方共同与富士康半导体事业部在此领域进行深入合作。
- 以上仅列出常用的 SPICE 模型，TJSPICE 所支持的模型不仅局限于上述模型。

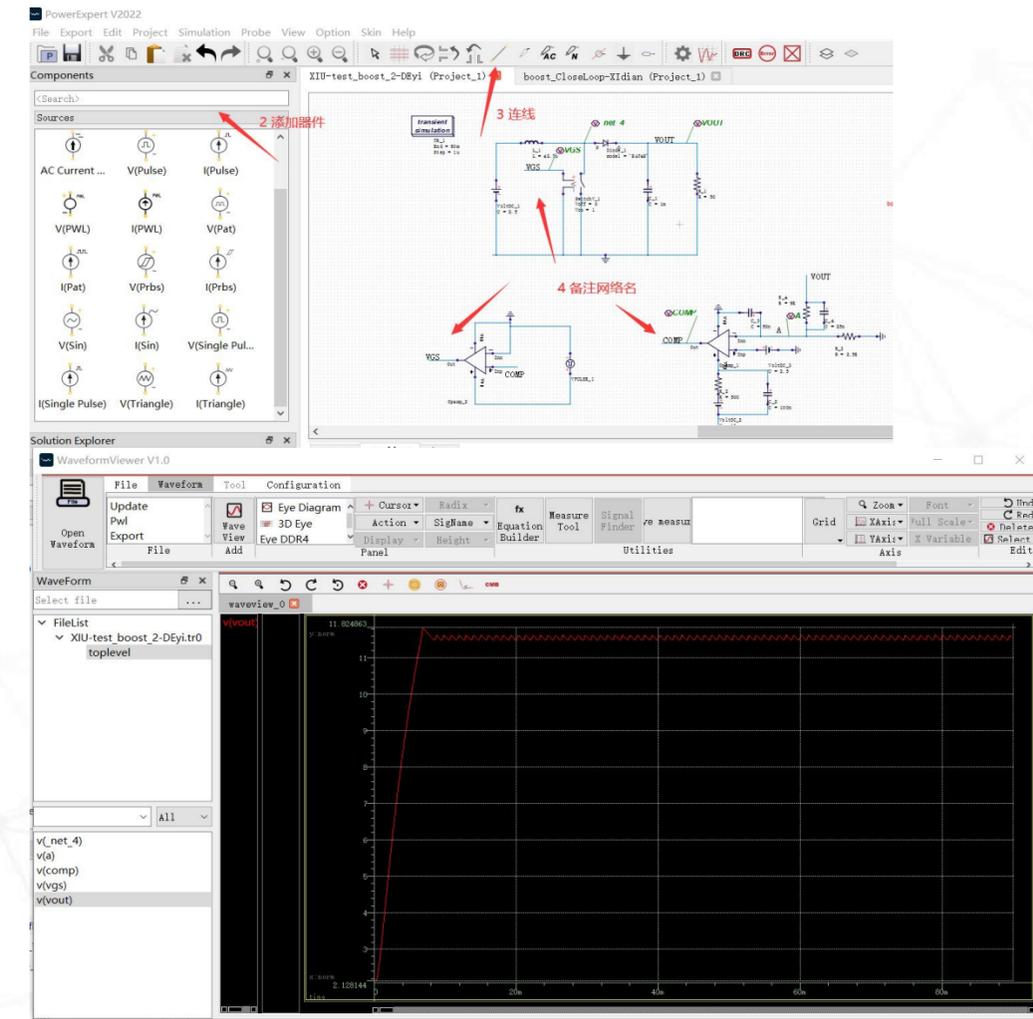
PowerExpert Cases

Buck 电路



• 输入20V,输出11V,满足降压需求。

Boost 电路



• 输入2.5V,输出11.5V,满足升压需求。

Contents

1. 公司介绍
2. 高精度电路仿真引擎 **TJSPICE**
3. 高速信号完整性解决方案 **SIDesigner**
4. 批量后仿真解决方案 **HobbSim**
5. 电路设计与仿真解决方案 **PowerExpert**
6. 总结

总结

1 电路仿真平台 PowerExpert 已经全面通过多行业头部客户验收并大批量使用。

2 巨霖是多行业头部客户重点发展供应商。

3 TJSPICE、SIDesigner、PowerExpert、HobbSim 业已成为客户的精度标准。

4 核心仿真引擎 TJSPICE 被客户誉为“在亚洲和欧洲找到的最好的电路仿真引擎。”产品已在客户业务部门大批量使用多年，TJSPICE 拥有更好的精度、收敛性。

5 高速信号完整性仿真平台 SIDesigner 是业内首款可以提供 TRUE-SPICE 级别精度的信号完整性仿真平台，产品已经全面通过客户验收并大批量使用。

感谢观看!



扫码了解更多